

# LEBENS LAUF

## PERSÖNLICHE DATEN

Name: Maksim Kuzmenka  
Anschrift: Stockerweg 17, 81829 München  
Telefon: +49(089)94379518  
Handy: +49(0)1721025642  
E-Mail: [maksim.kuzmenka@gmail.com](mailto:maksim.kuzmenka@gmail.com)  
WWW : [www.kuzmenka.de](http://www.kuzmenka.de)  
Geboren: 14.01.1972 in Minsk (Belarus)  
Familienstand: verheiratet  
Staatsangehörigkeit: Weißrussland



## BERUFSERFAHRUNG

2005 – 2009 **Staff Engineer Mixed Signal/Analog Design**  
Qimonda AG / München  
2001 – 2004 **Senior Engineer Product Development**  
Infineon Technologies AG / München  
1996 –2000 **Entwicklungsingenieur für elektrische Schaltungen**  
Rusbelpribor / Minsk, Belarus  
1993 – 1995 **Entwicklungsingenieur für elektrische Schaltungen**  
[LEMT](#) (Lasers in Ecology Medicine Technology) / Minsk,  
Belarus

## AUSBILDUNG

1988 – 1993 **Studium der Elektrotechnik**  
[Belarusian State University of Informatics and Radio-](#)  
[electronics](#). (Vor 1998 MRTI, Minsk Radio Technical  
Institute.)

## PATENTE UND VERÖFFENTLICHUNGEN

Mehr als 40 patente. [http://www.kuzmenka.de/patent\\_list.pdf](http://www.kuzmenka.de/patent_list.pdf)  
ISSCC 2006. “2Gb/s/pin 512Mb Graphics DRAM with Noise-Reduction  
Techniques”  
ISSCC 2009 “7Gb/s/pin 512Mb Graphics GDDR5 DRAM”

## COMPUTER KENNNTNISSE

- UNIX (Solaris) > 5 Jahre Erfahrung
- Windows / MSO
- Software Kenntnisse
- HP/Agilent ADS, Expertenlevel ( > 5 Jahre Erfahrung)
- Cadence Composer/Virtuoso/Assura / Allegro, > 5 Jahre Erfahrung
- H-SPICE und Titan (SPICE Derivat), Nanosim, > 5 Jahre Erfahrung.

## SPRACHEN

- Russisch (Muttersprache)
- Englisch fließend
- Deutsch gut

# ERFAHRUNGSPROFIL

## FACHLICHE KOMPETENZEN

- SDRAM IC Design in CMOS Technologie mit minimalen Strukturgrößen zwischen 110nm und 46nm
- Design von Ein-/Ausgabe Schaltungen mit Impedanz Kalibrierung, Slew-Rate Kontrolle, „Preemphasis“ Signal Konditionierung und Datenraten bis 7 Gbps. Receiver-Schaltungen, Operationsverstärker, VCO Oszillatorschaltungen, Ladungspumpen, Pegelanpassung, Duty Cycle Korrektor, Low-Jitter Clock Verteilungssysteme, ultraschnelle Regler fuer die interne Spannungsversorgung (LDO)
- Unterweisung im Bereich Layout Optimierung. Analyse der Power- und Signal Integrität, Simulationen auf Systemebene (inklusive Package- und PCB-Modellen, „Worst Case“ Analyse
- Unterstützung der Designanalyse, Debugging auf Metall Ebene
- Unterweisung und Einarbeitung neuer Kollegen mittels Seminaren und Übungen
- Definition und Systementwicklung von DDR SDRAM Interfaces, wie z.B. Datenbus, Kommando/Address Bus, Taktverteilungsnetzwerken im GHz Bereich
- Simulation der Signal-Integrität des Systems mittels unterschiedlicher Modelle: vom „Behaviour- Modell“ bis zum Transistormodell
- Entwicklung von Schaltnetzteilen (für Leistungen im Bereich mW bis kW) für Laseranwendungen, medizinische Geräte, tragbare Geräte
- Kontrollschaltungen mit Temperatur-, Druck- und Zirkulations-Sensoren basierend auf den Operationsverstärkern, hochauflösenden DAC/ADCs und diskreten Logikbausteinen
- Ansteuerschaltungen für Servomotoranwendungen
- Hoch Spannung Thyristorschaltungen
- Schaltungs- und PCB-Design zur Ansteuerung und elektrischen Versorgung von Halbleiterlasermodulen und Solid State LASERs für medizinische und industrielle Anwendungen